

公開実用 昭和61-140620

6

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U) 昭61-140620

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)8月30日

H 03 H 7/09

7328-5J

審査請求 未請求 (全 頁)

⑮ 考案の名称 フィルタ回路

⑯ 実 願 昭60-24369

⑰ 出 願 昭60(1985)2月22日

⑱ 考 案 者 和 崎 賢 東京都中央区日本橋1丁目13番1号 ティーディーケイ株式会社内

⑲ 出 願 人 ティーディーケイ株式会社 東京都中央区日本橋1丁目13番1号

⑳ 代 理 人 弁理士 阿部 美次郎

明 細 書

1. 考案の名称

フィルタ回路

2. 実用新案登録請求の範囲

(1) 機器のフレームグランドとアースとを結ぶ導線に磁性体を挿着してなるインダクタを有することを特徴とするフィルタ回路。

(2) 前記インダクタは、直流抵抗値が $2\text{ m}\Omega$ 以下であることを特徴とする実用新案登録請求の範囲第1項に記載のフィルタ回路。

(3) 前記磁性体は、フェライトビーズで成ることを特徴とする実用新案登録請求の範囲第1項または第2項に記載のフィルタ回路。

(4) 機器の入力ラインに直列に入る一対のインダクタと、この一対のインダクタの入力側及び出力側において前記入力ライン間に接続されたコンデンサと、前記出力側に接続される少なくとも2つのコンデンサの直列回路とを備え、前記2つのコンデンサの接続点を前記フレームグランドに接続したラインフィルタを備えることを特徴とす

る実用新案登録請求の範囲第1項、第2項または第3項に記載のフィルタ回路。

(5) 前記入力ラインに接続される一対の入力端子と、前記機器に接続される一対の出力端子と、フレームグランド端子と、アース端子とを備えることを特徴とする実用新案登録請求の範囲第4項に記載のフィルタ回路。

3. 考案の詳細な説明

産業上の利用分野

本考案はフィルタ回路に関し、アース線に磁性体を挿着してインダクタを構成することにより、小型化及び低コスト化を図りつつ、高周波域におけるアース系インピーダンスを高くし、浮遊容量等に起因する高周波ノイズ電流を減少させるようにしたものである。

従来技術

第8図に示すように、例えば商用交流電源等の交流回路網1に電源装置等の機器2を接続し、

機器 2 によって負荷 3 を駆動する場合、機器 2 とアース E との間に形成される浮遊容量 C_a 、負荷 3 とアース E との間に形成される浮遊容量 C_b 、配線等による浮遊容量 C_c 等を通して高周波ノイズ電流 $I_a \sim I_c$ が流れる。この高周波ノイズ電流 $I_a \sim I_c$ は、雑音端子電圧特性に関係する。雑音端子電圧は E C C 等の規格により定められており、その制限値を越えないように減衰させる手段をとることが必要である。L 及び N は入力ライン、G はアース端子である。

高周波ノイズ電流に起因する雑音端子電圧を制限する従来の手段として、第 9 図に示すように、機器 2 のアース端子 G とアース E との間に、フェライト等で成るトロイダルコア 4 1 に、コイル 4 2 を巻装したインダクタ 4 を挿入接続する回路がよく知られている。

また、別の従来例としては、第 10 図に示すように、コモンモードトランス L_1 、このコモンモードトランス L_1 の入力側において入力ライン L、N 間に接続されるコンデンサ C_1 、及び出力

側に接続されたコンデンサ $C_2 \sim C_4$ を備える
ラインフィルタ 5 を使用し、このラインフィルタ
5 を機器 2 の内部で入力ライン L、N と回路本体
部分 21 との間に接続し、コンデンサ C_3 及びコ
ンデンサ C_4 の接続点 (イ) をフレームグラウンド
FG に落し、このフレームグラウンド FG をアース
端子 G に接続するフィルタ回路を構成する場合
に、コンデンサ C_3 、 C_4 の容量を大きくする方
法も知られている。

考案が解決しようとする問題点

しかしながら、上記従来例のうち、第 9 図に示
す方法は、トロイダルコアを使用しなければなら
ないため、大型になると同時に価格が高くなるこ
と、機器 2 に対してトロイダルコアより成るイン
ダクタ 4 を接続する場合に外付けとなり、機器 2
の内部に組込むことができないこと等の問題点がある。

また、第 10 図に示す従来例の場合には、機器
2 の内部で高周波ノイズ対策を施すことができる

けれども、コンデンサ C_3 、 C_4 の容量増大により、リーク電流が大きくなってしまいうという問題点がある。

問題点を解決するための手段

上述する従来の問題点を解決するため、本考案に係るフィルタ回路は、機器のフレームグランドとアースとを結ぶ導線に磁性体を挿着してなるインダクタを有することを特徴とする。

作用

上述のように、フレームグランドとグランドとを結ぶ導線に磁性体を挿着してインダクタを構成すると、このインダクタによりアース系高周波インピーダンスが高くなり、浮遊容量に起因する高周波ノイズ電流を抑制できる。しかも従来のトロイダルコア使用の場合に比べて、小型かつ安価になると共に、電源装置等の内部において回路基板上に予め組込んでおく等の手段をとることが可能であり、機器全体として、浮遊容量に起因する高

周波ノイズ電流対策を施すことができる。

またラインフィルタを構成するコンデンサの容量を増大させる従来例と異なって、リーク電流が増大する等の問題を生じることがない。

実施例

第1図は本考案に係るフィルタ回路の電気回路図である。この実施例では、第10図に示したと同様のラインフィルタ5と一体に結合したフィルタ回路となっており、ラインフィルタ5のコンデンサC₃及びC₄の接続点(イ)を回路本体21のフレームグラウンドFGに接続すると共に、フレームグラウンドFGから、機器2のアース端子Gに至る導線6に、フェライトビーズ等なる磁性体7を挿着してある。

磁性体7を挿着させた導線6は等価的にインダクタとして動作するから、そのインダクタンス分により、アース系の高周波インピーダンスを高くし、浮遊容量に起因する高周波ノイズ電流を低減することができる。この例においては、そのイン

ピーダンスは 20 MHz 付近で約 70 Ω 程度である。第 2 図は第 1 図に示した回路構成における本考案に係るフィルタ回路をスイッチング電源に使用した場合の周波数－雑音端子電圧特性図、第 3 図は第 1 図の回路において、磁性体 7 を除去した従来のフィルタ回路をスイッチング電源に使用した場合の周波数－雑音端子電圧特性図である。第 2 図及び第 3 図の比較から明らかなように、25 MHz 付近における雑音端子電圧が、従来のものでは 58 dB であったのが、本考案では 38 dB と、約 20 dB も低下している。

前記導線 6 及び磁性体 7 は、直流抵抗が 2 m Ω 以下となるように選定することが望ましい。このような値に選定すると、インダクタの発熱が小さくなるし、また、最も規制の厳しい IEC 規格（0.1 Ω 以下で 25 A 流せること）にも適合できるからである。本考案に係るインダクタは導線 6 とこれに挿着される磁性体 7 との結合になるから、このような値に設定することが可能である。

また、導線 6 及び磁性体 7 から成るインダクタ

は、機器2の回路基板上に挿着できるように組立てるのが望ましい。その例を第4図～第6図に示す。まず第4図の実施例では、磁性体7を軸穴を有する筒状のフェライトビーズによって構成し、軸穴に導線6を挿通させた上で、導線6の両端を同一方向に折曲げてフォーミングしてあり、回路基板に対して磁性体7が平行となるように挿着できる。第5図の実施例では、磁性体7の軸方向に一对の軸穴を間隔をおいて形成し、この一对の軸穴に導線6をUターン状に挿着して、同一方向から引出してあり、回路基板に対して軸方向に挿着できる。更に第6図の実施例では、導線6の一端側を折曲げてフォーミングしてあり、回路基板に対して軸方向に挿着できる。

上述のように、本考案によれば、機器2の内部で高周波ノイズ対策を施すことができるので、機器2の雑音対策が非常に容易になる。しかも、導線6と磁性体7との結合による簡単な構造となり、回路基板に挿着する等の手段によって機器2の内部に組込むことが可能になり、小型かつ安

価で、取扱いも容易である。

上記実施例では、機器 2 の内部に組込んだ状態でのフィルタ回路を示したが、第 7 図に示すように、入力ライン L、N に接続される入力端子 L、N、出力端子 U、V、アース端子 G 及びフレームグランド端子 F G を持つフィルタ回路として独立する形態を取ることも可能である。

考案の効果

以上述べたように、本考案は、フレームグランドとアースとを結ぶ導線に磁性体を挿着して成るインダクタを有するから、アース系の高周波インピーダンスを高くして、浮遊容量に起因する高周波ノイズ電流を抑制でき、従来のトロイダルコア使用の場合に比べて、小型かつ安価で、電源装置等の内部において回路基板上に予め組込んでおく等の手段をとり、機器全体として浮遊容量に起因する高周波ノイズ電流対策を施すことができ、しかもリーク電流が増大する等の問題を生じることのないフィルタ回路を提供することができる。

4. 図面の簡単な説明

第1図は本考案に係るフィルタ回路を組み込んだ機器の電気回路図、第2図は本考案に係るフィルタ回路をスイッチング電源に組み込んだ場合の周波数-雑音端子電圧特性図、第3図は従来のフィルタ回路を組み込んだスイッチング電源の周波数-雑音端子電圧特性図、第4図～第6図は本考案に係るフィルタ回路の要部となるインダクタの各実施例における斜視図、第7図は本考案のフィルタ回路をモジュール化した場合の電気回路図、第8図は交流回路網、機器及び負荷等とアースとの間に発生する浮遊容量及びそれによるノイズ電流について説明する図、第9図は浮遊容量に起因するノイズ電流低減のための従来の手段を示す図、第10図は同じく別の従来例における電気回路図である。

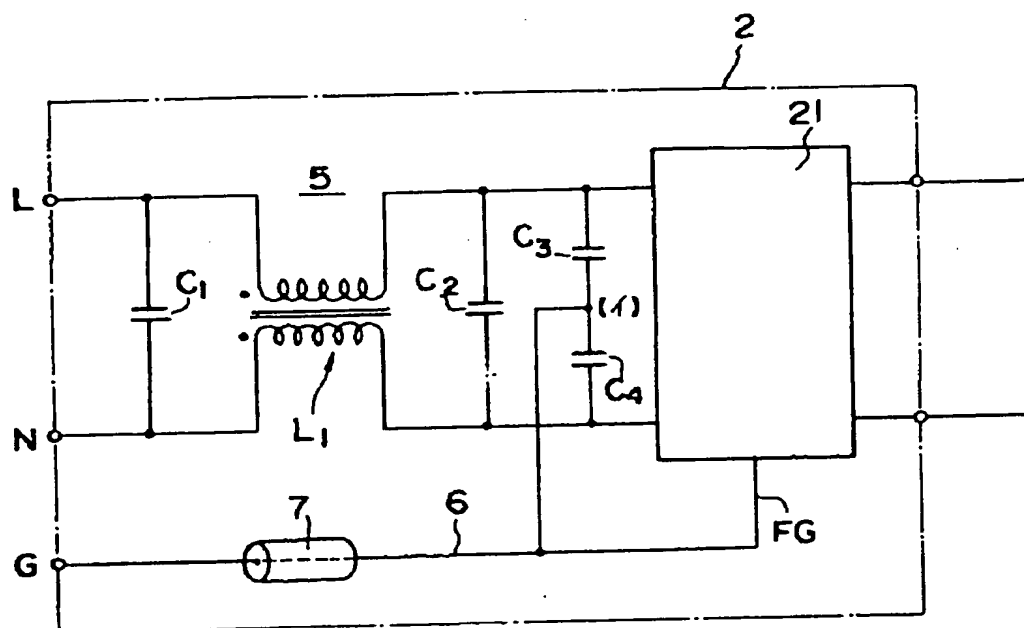
6・・・導線

7・・・磁性体

G・・・アース端子

F G・・・フレームグランド端子

第 1 図

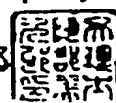


249

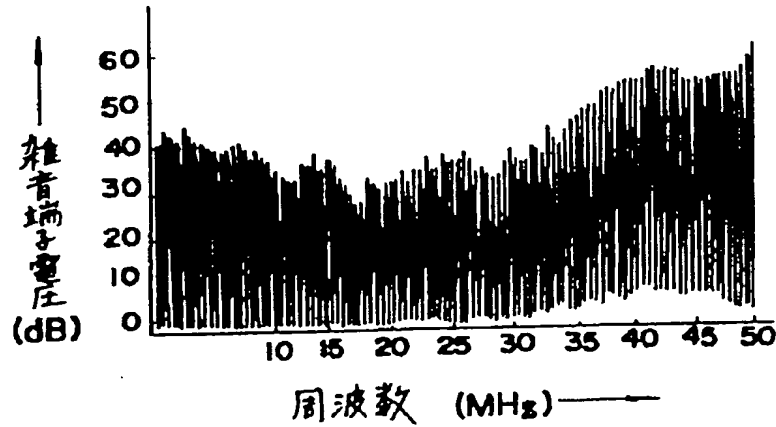
実用新案登録出願人

ティーディーケイ株式会社

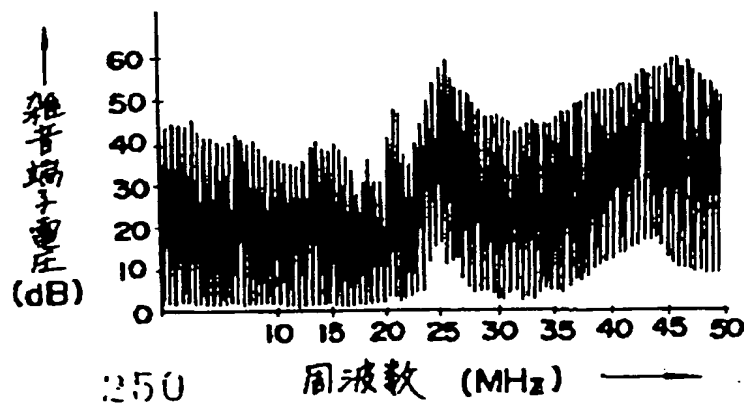
代理人 弁理士 阿部美次郎



第 2 図



第 3 図



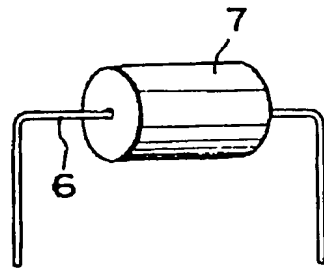
実用新案登録出願人 ティーディーケイ株式会社

代理人 弁理士 阿部美次郎

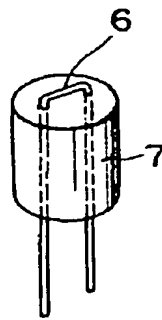


昭和61-140620

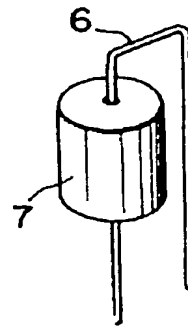
第 4 図



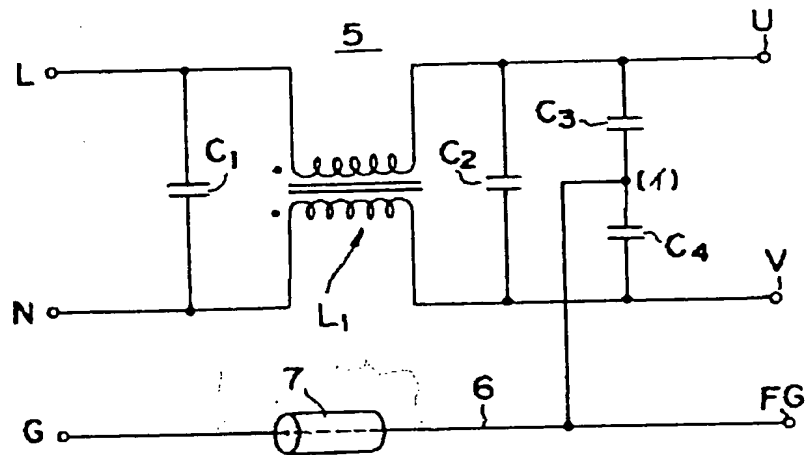
第 5 図



第 6 図



第 7 図



251

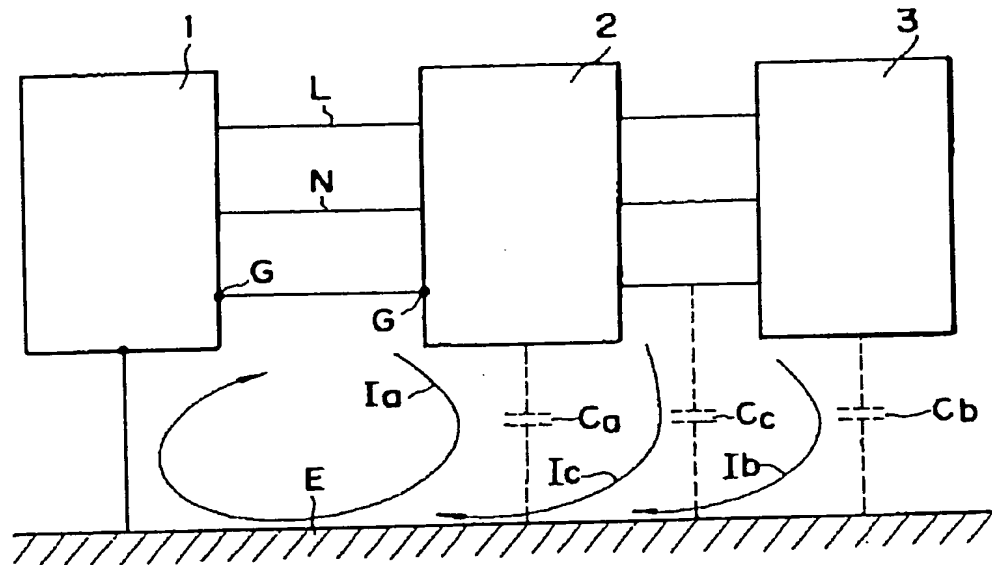
実用新案登録出願人

ティーディーケイ株式会社

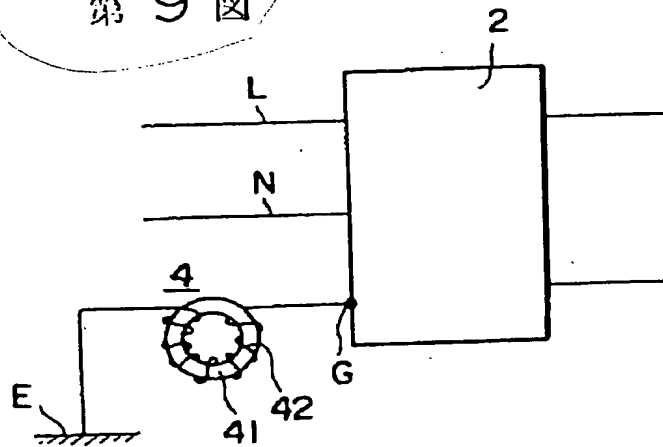
代理人 弁理士 阿部美次郎



第 8 図



第 9 図



252

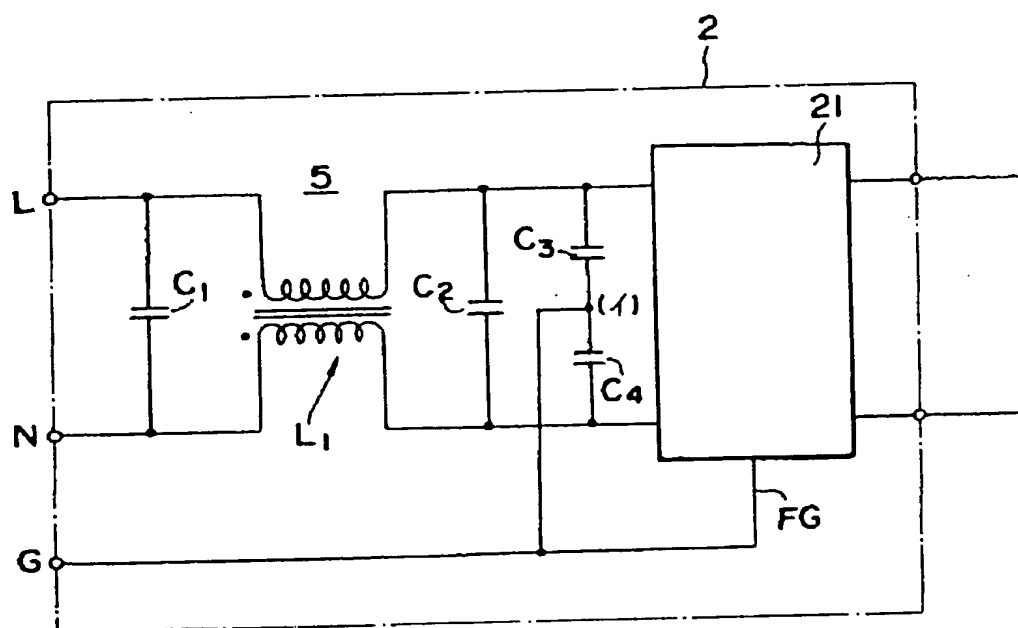
実用新案登録出願人

ティーディーケイ株式会社

代理人 弁理士 阿部美次郎



第 10 図



253

実用新案登録出願人

ティーディーケイ株式会社

代理人 弁理士 阿部美次郎



実用新案 1110